

Студијски програм: Информатика - основне академске студије			
Назив предмета: Увод у организацију и архитектуру рачунара			
Наставник: Милан Банковић, Сташа Вујичић Станковић, Славко Гајин			
Статус предмета: Обавезан			
Број ЕСПБ: 6			
Услов: нема предуслова			
Циљ предмета: Упознавање студента са основним принципима на којима су засновани савремени рачунарски системи, начином рада рачунара, архитектуром и организацијом његових најзначајнијих компоненти, као и основним техникама програмирања на асемблерском језику.			
Исход предмета: Студент познаје основне логичке принципе на којима се заснива рад савремених рачунара. Разуме начин реализације бинарне аритметике помоћу логичких кола. Разуме начин на који се имплементирају меморије, аритметичко-логичке и управљачке компоненте рачунара. Познаје основне принципе на којима су засноване архитектуре скупова инструкција савремених процесора и уме да на асемблерском језику неких од најзначајнијих архитектура данашњице имплементира основне алгоритме.			
Садржај предмета: - Алгебра логике. Логичке функције и логички изрази. Минимизација логичких израза. - Логичка кола. Имплементација основних логичких везника у CMOS технологији. - Комбинаторна кола. Кодери, декодери, мултиплексори, демултиплексори, сабирачи, одузимаачи, компаратори, померачи. Аритметичко логичка јединица. Неизмењиве (ROM) меморије. - Секвенцијална кола. Резе и флип-флопови. Регистри и меморије. Бројачи и аутомати. - Принцип рада рачунара. Контролна јединица као коначни аутомат. Рачунари са фиксираним и ускладиштеним програмом. Фон-Нојманови рачунари. - Структура рачунарског система. Централни процесор. Оперативна (RAM) меморија. Магистрале. Појам адресног простора. Улазно-излазни уређаји. - Архитектура скупа инструкција централног процесора. Машинске инструкције, формат и структура. Врсте операнада машинских инструкција. Начини адресирања операнада. Позивање процедуре. Врсте архитектура. CISC и RISC архитектуре. Примери архитектура. - Организација централног процесора. Регистри опште и посебне намене. Аритметичко-логичка јединица. Путања података. Контролна јединица. Начини имплементације контролне јединице (тврдо ожичена и микропрограмска организација). Фазе извршавања машинске инструкције. - Меморије. Врсте и карактеристике. Унутрашње и спољашње меморије. Хијерархија меморија. - Кеш меморија. Намена, принципи, врсте пресликавања, политике писања и замењивања линија кеша. Нивои кеша. - Хардверска подршка за имплементацију оперативних система. Систем прекида. Нивои привилегија. Заштита меморије. Виртуелна меморија заснована на страничењу. - Повезивање са улазно-излазним уређајима. Улазно-излазни контролери. Меморијски мапирани и изоловани улаз-излаз. Програмирани улаз-излаз и улаз-излаз вођен прекидима. Директан приступ меморији (DMA). Вежбе укључују практичне задатке у вези са дизајном комбинаторних и секвенцијалних кола, меморија и контролних јединица, као и програмирање на асемблерским језицима одабраних архитектура.			
Литература: 1. Ендрју Таненбаум: <i>Архитектура и организација рачунара</i> , превод петог издања, Микро књига. 2007. 2. Harvey Cragon. <i>Computer Architecture and Implementation</i> . Cambridge university press. 2012. 3. Sivarama Dandamudi. <i>Fundamentals of computer organization and design</i> . Vol. 7. Berlin, Heidelberg: Springer, 2003. 4. Милан Банковић. <i>Архитектура и организација рачунара</i> . Скрипта. 2023. (наставник може изабрати другу одговарајућу актуелну литературу)			
Бр. час. акт. наставе: 5	Теоријска настава: 3	Прак. настава: 2	Лаб.вежбе: -
СИР: -			
Методe извођења наставе: Фронтални, групни, индивидуални и практични.			
Оцена знања (максималан број поена је 100)			
Предиспитне обавезе	поена	Завршни испит	поена
активност у току предавања	20	писмени испит	40
практична настава	-	усмени испит	-
колоквијум-и	40	писмено-усмени испит	-
семинар-и	-		

